

EDP3036E

支持休眠两路多协议 PD, QC, PE, AFC, FCP 快充协议芯片方案

版本：1.00

日期：2018-03-21

| 文档历史记录 | | | |
|------------|-------|-----|--------|
| 日期 | 版本号 | 姓名 | 版本更新记录 |
| 2018-03-21 | V1.00 | 周玉春 | Draft |
| | | | |
| | | | |

功能:

协议 IC 部分 :

- ✓ 支持 BC1.2 DCP, PD2.0 , QC2.0 , QC3.0 , PE , AFC , FCP, APPLE 2.4A 快充协议; 兼容市面上几乎所有快充手机

- ✓ AC 口输出:

A 口支持 BC1.2 DCP / QC2.0 / QC3.0 / PE1.0 / AFC / FCP / Apple 2.4A 协议

C 口支持 BC1.2 DCP / PD2.0 / Apple 2.4A 协议

(AC 口同时插入负载时退出快充)

- ✓ 额定功率及过流点 :

A 口: 18W (5V/3.3A, 9V/2.4A, 12V/1.8A)

C 口: 18W (PD 配置电流 : 5V/3A, 9V/2A, 12V/1.5A 过流点 : 5V/3.3A, 9V/2.4A, 12V/1.8A)

(AC 口同时插入转普通充电 : 5V/3.3A)

- ✓ 支持芯片休眠 , 可过六级能效

- ✓ 输出电压 : 4.5 ~ 12V

AC-DC 前端要求 :

- ✓ 额定输出功率 18W

- ✓ 副边反馈

- ✓ INPUT REF 电压: 2.5V

- ✓ 过流 , 过压/欠压 , 短路保护

特色：

EDP3036E 支持休眠两路多协议 PD/QC/PE/AFC/FCP 快充协议 IC 方案，外围原件少。输出功率 18W。支持芯片休眠，可过六级能效；支持过压/欠压，过流，短路等保护功能。安全性高，可靠性好，生产简单，是当前市面上手机快充兼容性最好一款适配器协议芯片方案。

电性能参数：

静态特性：

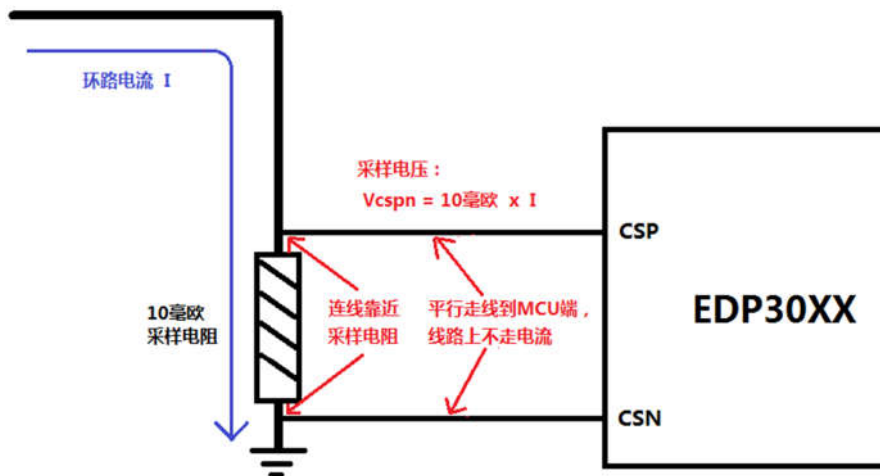
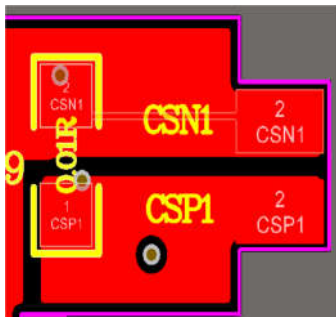
| | | | | | |
|------|--|----|----|-----|----|
| 待机电流 | | 30 | 60 | 100 | uA |
|------|--|----|----|-----|----|

输出特性：

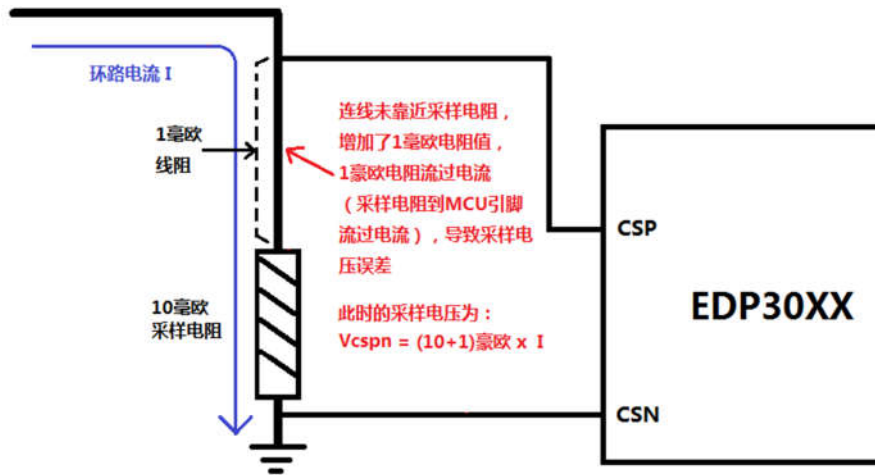
| 参数 | 测试条件 | Min | Typ | Max | Unit |
|-------------------|------|-----|--------|------|------|
| 放电额定功率 | | | 18 | | W |
| 输出电压 | | 4.5 | 依据快充协议 | 12.0 | V |
| 负载充满电流 (无负载电流) | | 50 | 60 | 100 | mA |

PCB 设计参考：

1. IC 下面需敷铜散热 (IC 衬底要连接到 PGND), 散热面积尽量大, 衬底焊盘打通孔到 PCB 底层, 并适当露铜皮增强散热。
2. LDO18 脚的 10uF 电容要靠近芯片管脚; AGND 用单点接连的方式回到 PGND。
3. 采样电阻 CSP, CSN 端 Layout 应遵循如下规则：
 - a) CSP, CSN 走线要尽量避开干扰源器件比如电感, 环路 MOS, Vout 等;
 - b) CSP, CSN 走线尽量在同一层, 减少打孔的情况;
 - c) CSP, CSN 两条线都必须靠近采样电阻, 从采样电阻两端平行走线接入芯片且尽量靠近芯片; 采样电阻到芯片端之间的连线不得过电流. 同样原理 CSN 也是不可以直接和 PGND 相连。



正确做法



错误做法

4. 大电流通路（升降压环路部分电路：BAT – 电感 – MOS -- VOUT）：尽量走在同一层，而且尽量粗短，同时地的面积也尽量增大且要完整。这样可以增加散热，减小纹波并降低 EMC 干扰。
- 5, USB 口外壳不可以直接接 GND. 因为某些 USB 线负极是与外壳相连的，而采样电阻是需要接在接口负极与 GND 中间，若两者相连则相当于采样电阻短路了。
- 6, 为保证散热，EMC 等性能最佳，推荐使用四层板。